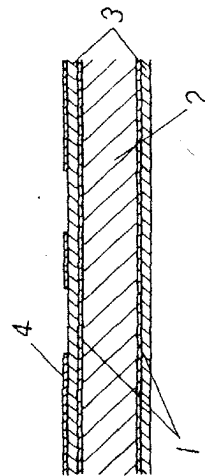


(54) ELECTRICALLY INSULATED SUBSTRATE

(11) 4-283985 (A) (43) 8.10.1991 (19) JP
 (21) Appl. No. 3-46603 (22) 12.3.1991
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) MASAKI IKEDA(3)
 (51) Int. Cl.⁸ H05K1/05

PURPOSE: To provide an electrically insulated substrate with an improved adhesion property of a vitreous layer and a simple manufacturing process as well as a low cost.

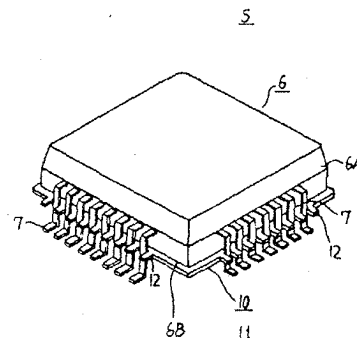
CONSTITUTION: A metal plate which is coated with a melted aluminum plating layer 1 at a stainless material 2 is coated with a crystallization vitreous layer 3. is calcined, and then is crystallized. An adhesion property of the vitreous layer is improved by providing an aluminum layer. Also, by crystallizing the vitreous layer, heat resistance of the vitreous layer is improved.

**(54) SURFACE-PACKAGING TYPE SEMICONDUCTOR DEVICE**

(11) 4-283986 (A) (43) 8.10.1992 (19) JP
 (21) Appl. No. 3-47121 (22) 13.3.1991
 (71) FUJITSU LTD (72) MIYUKI KODAMA
 (51) Int. Cl.⁸ H05K1/18, H05K3/34

PURPOSE: To provide a surface-packaging type semiconductor device with an improved reliability of soldering without any danger of deformation of a lead, for a surface-packaged semiconductor device especially whose lead is protected regarding a structure of the semiconductor device.

CONSTITUTION: A semiconductor device 4 where nearly Z-shaped leads 7 are aligned on a package side surface 6A, a main body plate portion 11 in square plate shape which is nearly equal to a package bottom surface 6B of the semiconductor device 5, a lead protection plate 10 which is made of synthetic resin consisting of comb teeth 12 which are aligned at each side of the main body plate portion 11 are provided, the main body plate portion 11 is applied to the package bottom surface 6B, and then the respective comb teeth 12 are inserted between the leads 7.



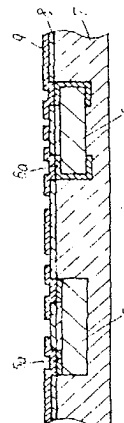
6: package

(54) ELECTRONIC CIRCUIT DEVICE AND MANUFACTURE THEREOF

(11) 4-283987 (A) (43) 8.10.1992 (19) JP
 (21) Appl. No. 3-47899 (22) 13.3.1991
 (71) MATSUSHITA ELECTRIC IND CO LTD (72) HISASHI NAKAMURA(4)
 (51) Int. Cl.⁸ H05K1/18, H05K3/20, H05K3/28, H05K3/46

PURPOSE: To enable a problem of realization of high density and reliability of electrical connection between circuit elements to be solved when constituting an electronic circuit by performing solder-connection of the circuit elements to a conventional printed-wiring board and then provide for an electronic circuit device which is superb in realization of high density of the circuit and reliability of electrical connection between the circuit elements in the electronic circuit device which is used for a wide range of electronic equipment.

CONSTITUTION: Various kinds of circuit elements 5 and 6 constituting an electronic circuit are buried at a specified position of an insulation resin 7 and external connection terminal layers 5a and 6a of the circuit elements 5 and 6 which are exposed at one portion of the surface are electrically connected by a wiring circuit conductor layer 8 and then the circuit elements 5 and 6 are directly connected by the wiring circuit conductor layer 8 electrically, thus enabling a high-density circuit to be constituted as compared with a solder connection method and at the same time obtaining an effect for improving reliability in connection between the circuit elements since no solder connection is required.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-283987

(43) 公開日 平成4年(1992)10月8日

(51) Int. Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
H 0 5 K	1/18	Q 6736-4E		
	3/20	A 6736-4E		
	3/28	G 6736-4E		
	3/46	Q 6921-4E		

審査請求 未請求 請求項の数10(全 8 頁)

(21) 出願番号 特願平3-47899

(22) 出願日 平成3年(1991)3月13日

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 中村 恒

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 長谷川 洋

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 磯崎 康人

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 弁理士 小銀治 明 (外2名)

最終頁に続く

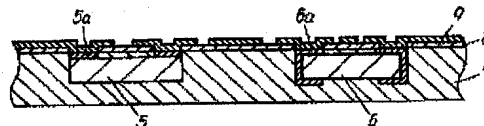
(54) 【発明の名称】 電子回路装置とその製造方法

(57) 【要約】

【目的】 広範な電子機器に使用される電子回路装置において、従来のプリント配線板に回路素子をはんだ接続して電子回路を構成した場合の高密度化の問題や回路素子相互間の電気的接続の信頼性を解決し、回路の高密度化と回路素子間の電気的接続の信頼性に優れた電子回路装置を提供することを目的とする。

【構成】 電子回路を構成する各種回路素子5、6を絶縁樹脂7の所定の位置に埋設して、その表面の一部に露出した各回路素子5、6の外部接続端子層5a、6a間を配線回路導体層8によって電気的に接続した構成であり、回路素子5、6を配線回路導体層8によって直接電気的に接続することにより、はんだ接続法に比べて高密度回路が構成できると共に、はんだ接続を不要とするので回路素子間の接続に信頼性が向上する効果が得られる。

5,6 回路素子 7 絶縁樹脂層
5a,6a 回路素子の外部接続端子層 8 接合剤層
9 配線回路導体層



【特許請求の範囲】

【請求項1】複数の回路素子とその外部電極端子の一部が表面に露出するように絶縁樹脂の所定の位置に埋設し、前記絶縁樹脂の少なくとも一方の主面上に所望とする配線回路導体層を設けて回路素子間を電氣的に相互接続した電子回路装置。

【請求項2】回路素子はその外部電極端子がリード線を有するかまたはリードレス構造を有し、それらの同種または異種の外部電極端子層を備えた回路素子を埋設した請求項1記載の電子回路装置。

【請求項3】配線回路導体層は無電解めっき法によって析出した導電金属層で構成された請求項1記載の電子回路装置。

【請求項4】配線回路導体層は回路素子を埋設した絶縁樹脂の一方の主面上に絶縁樹脂層を介して多層状に構成された請求項1記載の電子回路装置。

【請求項5】回路素子と共に導電体層を所定の位置に埋設した絶縁樹脂成型体の表裏両面に、所望とする配線回路導体層を設けた請求項1記載の電子回路装置。

【請求項6】配線回路導体層の一部に突起状の導体層を設け、外部接続端子とした請求項1記載の電子回路装置。

【請求項7】最外層の配線回路導体面に半導体ICチップを搭載して配線回路導体層と電氣的に接続した請求項1記載の電子回路装置。

【請求項8】複数の回路素子を所定の位置に埋設し、かつ少なくともその一方の主面上に所望とする配線回路導体層を設けて回路素子間を相互接続した複数の絶縁樹脂成型体を多段状に積層し、その積層体に設けた貫通穴を導通化して各層の配線回路導体層を電氣的に相互接続した請求項1記載の電子回路装置。

【請求項9】平滑性を有しかつ離形性に優れた支持体上に接着剤を塗布し、この接着剤層の所定の位置に複数の回路素子を搭載してその外部接続端子層を前記支持体に接するように固定し、前記回路素子面を絶縁樹脂で完全に埋設した後、前記支持体を回路素子を埋設した絶縁樹脂から剥離し、その剥離面に回路素子の外部電極端子層の一部を露出させてその表面に所望とする配線回路導体層を設け、回路素子間を電氣的に相互接続したことを特徴とする電子回路装置の製造方法。

【請求項10】支持体上に予め所望とする配線回路導体層を形成して、この配線回路導体層と各種回路素子を電氣的に接続した後、回路素子を埋設した絶縁樹脂層から剥離し、配線回路導体層を合成樹脂成型体に転写したことを特徴とする請求項9記載の電子回路装置の製造方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は広範な電子機器に用いられる電子回路装置とその製造方法に関するものである。

【0002】

【従来の技術】近年、電子機器の小型軽量化や高性能、高機能化の要求が増加するにつれて電子回路の高密度化が必要不可欠の要件となってきた。

【0003】このような中であって昨今電子回路の高密度化をはかる手段としていろいろな実装方法が提案されているが、従来から最も一般的に行われている電子回路装置の実装形態は図8に示すものである。

【0004】図8において、1はプリント配線基板、1aはプリント配線板1の回路導体層、2、3は回路素子、2a、3aは回路素子2、3の外部電極端子、4ははんだ金属である。

【0005】この電子回路装置は電子回路を構成するのに必要な各種回路素子2、3として、例えば抵抗器、コンデンサ、コイル等の受動回路素子やトランジスタや半導体IC等の能動回路素子（外部電極端子がリード線付かまたはリードレスタイプのもの）をそれぞれプリント配線板1の所定の位置に搭載し、はんだ付け方法によって各回路素子2、3の外部電極端子2a、3aと回路導体層1aとをばんだ金属4によって電氣的に接続したものである。

【0006】

【発明が解決しようとする課題】しかしながら上記のような従来例では、プリント配線板に各種回路素子2、3を搭載してはんだ接続した実装構造のため、回路素子2、3間の電氣的接続の低抵抗化がはかり難いこととはもとより、構成された電子回路装置の厚さは回路素子2、3とプリント配線板1の厚みの総和となるので、回路の薄型化がはかりにくいばかりでなく、回路素子2、3のプリント配線板1上ではんだ付け面積が広くなり、電子回路の高密度化や軽量化がはかりにくい欠点がある。また一方、従来例では回路素子2、3ははんだ付け温度に耐える材質や構造を有する必要がある、プリント配線板1に実装された状態では特にリードレスタイプの回路素子2、3では、プリント配線板1と回路素子2、3間の熱膨脹係数に大きな差異があると熱衝撃によってはんだ接合面にクラックが発生しやすくなり、接続の信頼性が損なわれるという問題点を有していた。

【0007】本発明はこのような従来の問題点を解決するものであり、薄型化と共に小型高密度でかつ接続の信頼性に優れ、使用する回路素子の制約のない電子回路装置を提供するものである。

【0008】

【課題を解決するための手段】この目的を達成するために本発明は、形状寸法や外部電極端子構造の異なる複数の各種回路素子とその外部電極端子層の一部が表面の同一面上に露出するように絶縁樹脂中の所定の位置に埋設し、絶縁樹脂層の主面上に必要とする直接金属による配線回路導体層を設けて各回路素子間を直接電氣的に相互接続したものである。

【0009】

【作用】本発明によれば、寸法形状や外部接続端子構造の異なる複数の各種回路素子をはんだ付けを必要とすることなく、低抵抗の金属によって回路素子間を電気的に相互接続した電子回路装置が構成されるので、回路素子間の接続の低抵抗化と電子回路の薄型化がはかれると共に、小型高密度で回路素子間の接続の信頼性に優れた電子回路装置が実現されることとなる。

【0010】

【実施例】（実施例1）以下、本発明の一実施例の電子回路装置について図面を参照しながら説明する。

【0011】図1は本発明の第1の実施例における電子回路装置の断面図を示すものである。図1において5、6は電子回路を構成するのに必要な各種回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は配線回路導体層である。

【0012】以上のように構成された電子回路装置について以下図1を用いてその実施例の詳細を説明する。

【0013】本実施例では先ず図1に示すように、電子回路を構成するのに必要な各種回路素子5、6として任意の寸法形状および外部電極端子構造を有する抵抗、コンデンサ、コイル等の受動素子や、半導体IC等の能動素子を使用し、これらの各種回路素子5、6の複数個を絶縁樹脂7の所定の位置に埋設し、各種回路素子5、6の外部電極端子層5a、6aを絶縁樹脂層7の表面の一部に露出すると共に、その同一面上に必要とする接着剤層8を介して配線回路導体層9を設けて回路素子5、6間を電気的に相互接続することにより電子回路を構成したものである。

【0014】この場合、回路素子5、6はその構成材料や形状寸法および外部電極端子の構造等の制約は特になく、リード線を有するアルミ電解コンデンサやカーボン皮膜抵抗器、DIL型の半導体ICパッケージさらには昨今回路の小型化にニーズ対応して急速にその需要が増大している超小型リードレスタイプのチップ抵抗器や積層セラミックチップコンデンサ、チップ型積層コイル、チップキャリア型半導体IC等広範な回路素子が使用できる。

【0015】本実施例では、図1に示すように回路素子5として、リードレスタイプのチップ抵抗器と、回路素子6としてチップコンデンサを使用し、これらの回路素子5、6をエポキシ樹脂を主体とした絶縁樹脂層7の所定の位置に埋設すると共に、回路素子5、6の外部接続端子層5a、6aを表面の一部に露出させ、その同一面上に無電解めっき法によって析出した金属銅によって所望とする配線回路導体層9を設け、回路素子5、6間を電気的に相互接続して電子回路を構成した。

【0016】また一方、他の実施例では、回路素子5、6としてリード線を有する電解コンデンサと樹脂パッケージされた半導体ICさらにはリードレスタイプのチップ

抵抗器やチップコンデンサ等を混合してこれらの各種回路素子を絶縁樹脂7の所定の位置に埋設し、それぞれの外部接続端子層5a、6aを絶縁樹脂層7の表面の一部に露出してその同一面上に接着剤層8を介して無電解めっき法によって金属銅を析出して形成した配線回路導体層9によって回路素子間を電気的に相互接続した電子回路装置を構成した。

【0017】以上のように本実施例によれば、電子回路を構成するのに必要な各種回路素子5、6が絶縁樹脂7中に埋設され、その外部電極端子層5a、5b間が接着剤層7を介した金属銅配線によって直接相互接続された構造となるので、配線回路導体層の接着性が向上すると共に低抵抗で回路素子間の相互接続化がはかれる利点の他に、電子回路装置全体の薄型化と同時に回路素子5、6間の高密度な接続が可能となり、しかも回路素子5、6の接続にはんだ付けを必要としないので使用する回路素子5、6の構成材料や構造的制約がなく、膨脹係数の異なる回路素子5、6でも接続の信頼性に優れた電子回路装置が得られるものである。

【0018】（実施例2）以下、本発明の第2の実施例について説明する。

【0019】図2は本発明の第2の実施例における電子回路装置の断面図である。図2において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は接着剤層、9は配線回路導体層で、以上は実施例1と同様なものである。図1の構成と異なるのは回路素子5、6を埋設した絶縁樹脂層7の主面に設ける配線回路導体層9を層間絶縁樹脂層10を介して多層状に構成して回路の高密度化をはかった点である。

【0020】本実施例ではこの層間絶縁層10として感光性を有するアクリル樹脂やエポキシ樹脂、さらにはポリイミド樹脂を使用し、これらの樹脂を絶縁樹脂層7に形成した第1の配線回路導体面に塗布した後、この層間絶縁樹脂層10をレーザー光や紫外線露光によって接続を必要とする部分に微細な穴（ブラインドスルーホール）を開け、層間絶縁層10の表面に無電解めっき法によって第2の配線回路導体層9aを構成し微細穴を通して層間の配線回路導体層9と9aを電気的に相互接続して多層配線化したものである。

【0021】以上のように本実施例によれば、回路素子5、6を埋設した絶縁樹脂層7の表面に配線回路導体層9、9aを多層状に構成することによって、電子回路の高密度化がはかれる効果が得られるものである。

【0022】（実施例3）以下、本発明の第3の実施例について図面を参照しながら説明する。

【0023】図3は本発明の第3の実施例を示す断面図である。図3において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は接着剤層、9は配線回路導体層で、以上は図1の構成と同様なものである。図1と異なるのは絶縁樹脂中に例えば銅

5

線等の金属線から成る導電体11を埋設して絶縁樹脂層7の表裏両面にこの導電体11の両端を露出して、配線回路導体層9を絶縁樹脂7の表裏両面層に構成した点である。

【0024】以上のように構成された電子回路装置は配線回路導体層9が回路素子5、6を埋設した絶縁樹脂層7の両面に構成されるため、回路設計の自由度が向上すると共に回路の高密度化がはかれるという効果が得られるものである。

【0025】(実施例4)以下、本発明の第4の実施例について図面を参照しながら説明する。

【0026】図4は本発明の第4の実施例を示す電子回路装置の断面図である。図4において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は接着剤層、9は配線回路導体層で、以上は図1の構成と同様なものである。図1と異なるのは配線回路導体層9の任意の位置に部分的に突起状の導体層12を設け、電子回路装置の外部接続端子層を設けた点である。

【0027】以上のように構成された電子回路装置は、この電子回路装置を一つの機能回路ブロック体や複合回路素子として、これを通常のマザープリント配線板(ガラスエポキシ基板等)に実装して大規模な電子回路装置を構成する場合、突起状導体層12がマザープリント配線板への高密度はんだ接合を実現すると共に、これらの回路ブロック体を構成する各種回路素子間がはんだ接続された構造でないで、マザープリント配線板へのはんだ付け温度の制約がなく、回路ブロック体の回路素子間相互の接続の信頼性が得られるものである。

【0028】(実施例5)以下、本発明の第5の実施例について図面を参照しながら説明する。

【0029】図5は本発明の第5の実施例を示す電子回路装置の断面図である。図5において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は接着剤層、9は配線回路導体層で以上は実施例1と同様なものである。図1の構成と異なるのは回路素子5、6を埋設した絶縁樹脂層7の主面上に設けた配線回路導体層9に半導体ICチップ13を搭載してその外部電極端子と配線回路導体層9を金線等の金属細線14でワイヤーボンディング法によって電気的に接続し、半導体ICチップ13の周辺部をエポキシ樹脂等のモールド樹脂15で被覆して電子回路を構成したものであり、回路素子を立体的に配置して回路の高密度化をはかったものである。なお、本実施例では絶縁樹脂7中に抵抗、コンデンサ、コイル等の受動回路素子5、6を埋設したが、半導体ICチップ13を絶縁樹脂7中に埋設し、最外層に受動回路素子5、6を搭載して配線回路導体層9と電気的に接続した構成であってもよい。

【0030】(実施例6)以下、本発明の第6の実施例について図面を参照しながら説明する。

6

【0031】図6は本発明の第6の実施例を示す電子回路装置の断面図である。図6において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂層、8は接着剤層、9は配線回路導体層で、以上は図1の構成と同様なものである。図1の構成と異なるのは回路素子5、6を埋設した絶縁樹脂成型体を一つの回路ブロック体として、さらに同種構造の回路ブロック体を接着剤16を介して多段状に積層し、その積層体の所定の位置に貫通穴17を開け、その内壁面を無電解めっき法によって導通化することにより双方の配線回路導体層9間を電気的に接続した点である。

【0032】以上のように、電子回路をいくつかの回路ブロックに分割して各回路ブロックを構成する回路素子5、6をそれぞれ絶縁樹脂7に埋設してその表面に配線回路導体層9を形成して複数の回路ブロック体を構成し、この複数の回路ブロック体を多段状に積層し、積層体に貫通穴17を設けてその内壁面を導通化することによって、回路素子5、6が多層状に立体的に配置された電子回路が構成されるので、回路のより一層の高密度化がはかれる効果が得られるものである。

【0033】(実施例7)以下、本発明の第7の実施例について図面を参照しながら説明する。

【0034】図7(A)~(C)は本発明の第7の実施例を示す電子回路装置の製造工程断面図である。図7(A)~(C)において5、6は回路素子、5a、6aは回路素子の外部電極端子層、7は絶縁樹脂、8は接着剤層、9は配線回路導体層、18は支持基板である。以上のように構成された電子回路装置についてその製造方法の詳細を図7(A)~(C)にもとづいて説明する。

【0035】本実施例では、先ず図7(A)に示すように、表面に離形性の塗膜を有するポリエステルフィルムや表面が鏡面状態を有する金属基板として、例えばステンレス基板から成る支持基板18の一方の主面上に、例えばエポキシ系やアクリル系の樹脂から成る接着剤層8を塗布する。その接着剤層8が未硬化の状態で表面に電子回路を構成するのに必要な各種回路素子5、6として、例えばリードレスタイプの積層型のセラミックコンデンサやチップ抵抗器等をその外部電極端子層5a、6aが支持基板18に接するように所定の位置に配置して固定し、次いで図7(B)に示すように回路素子搭載面に絶縁樹脂7を被覆して硬化させることにより回路素子5、6を完全に埋設する。そして図7(C)に示すように、支持基板18を絶縁樹脂7から剥離し、その剥離面に転写され残留した接着剤層8を、例えばエキシマレーザを用いて回路素子5、6の外部電極端子層5a、6aが露出するように微細孔を開けるか、または絶縁樹脂層の表面層を研磨して、回路素子5、6の外部電極端子層5a、6aを露出させ、その同一面上の接着剤層8の表面に所望とする配線回路導体層9を形成して回路素子間を相互接続し電子回路を構成した。

7

【0036】この場合、回路素子5、6はリードレスタイプに限定されるものではなく、例えばアルミ電解コンデンサやDIL型の半導体ICパッケージのようなリード線を外部接続端子とした回路素子をリードレスタイプのものと混合して使用することも可能であることはいうまでもない。

【0037】なお、これらの各種回路素子5、6を埋設する絶縁樹脂7は、エポキシ樹脂やアクリル樹脂、フェノール樹脂等の熱硬化樹脂以外に、ポリカーボネート樹脂、ポリイミド樹脂、ポリエチレンサルファイド樹脂(PES)、ポリフェニレンサルファイド樹脂(PPS)、ポリエーテルイミド(PEI)、液晶ポリマー等の熱可塑性樹脂等幅広い樹脂が使用可能であるが、本実施例ではこれらの樹脂の内、特にエポキシ樹脂を使用し、硬化収縮性や熱膨脹性を改善するためにこの樹脂の中にアルミナやシリカ等の無機質充填剤を混練したものを使用して注型法やトランスファー成型法によって回路素子5、6を所定の位置に埋設した。

【0038】また、この回路素子5、6を埋設した絶縁樹脂層7の表面層に被覆された接着剤層8をプラズマ等の物理的方法やクロム酸や過マンガン酸カリウムによる化学的エッチング手法によってその表面を粗面化し、その後活性化处理によって金属パラジウムの微粒子核から成る無電解めっきの触媒を付与し、無電解銅めっきや無電解ニッケルめっきを行って接着剤層8の全面を金属化して最終的にフォトリソ法によって必要とする回路導体層9を形成すると同時に回路素子間を電気的に相互接続した電子回路装置を構成してもよい。

【0039】また、回路素子を埋設した絶縁樹脂層を金属化するにあたっては上述した無電解めっき法以外に、真空蒸着法、スパッタリング法、イオンプレーティング法等の物理的手法によっても行った。

【0040】以上のような方法で製造された電子回路装置は、回路素子を予め支持基板上の所定の位置に配置してから絶縁樹脂中に埋設するため、回路素子間の相対的位置関係が正確に保たれ、かつ回路素子の形状寸法や外部接続端子構造に関係なく絶縁樹脂中に埋設できるという特徴が得られると共に、回路導体層が絶縁樹脂表面に設けた接着剤層によって強固な密着性が実現され信頼性に優れた電子回路装置が得られるものである。

【0041】また、本発明の他の実施例では、支持基板18上に予め導電性樹脂等で所望とする配線回路導体層を形成し、この配線回路導体面の所定の位置に回路素子を搭載してその外部電極端子層と配線回路導体層とを電気的に接続させてから回路素子を絶縁樹脂で埋設して、支持基板を剥離し回路導体層を絶縁樹脂層上に転写すると共に無電解めっきを行って導電性樹脂の表面に低抵抗の導体層を形成する方法を実施した。この方法によれば、回路素子を絶縁樹脂に埋設する前にその電気的接続状態を確認できるので製造歩留まりが大幅に向上できる

8

効果が得られるものである。

【0042】

【発明の効果】以上のように本発明は、電子回路を構成するのに必要な寸法形状、外部電極端子構造の異なる各種回路素子を絶縁樹脂の所定の位置に埋設し、その外部電極端子層の一部を絶縁樹脂層の表面に露出してその同一面上に金属層による所望とする配線回路導体層を直接設けて回路素子間を電気的に相互接続して電子回路を構成した電子回路装置である。

【0043】従って、本発明による電子回路装置は回路素子間が低抵抗の金属によって直接相互接続された構成となるので、従来例のようにプリント配線板の回路導体層と各種回路素子のはんだ接続に比べて接続部の低抵抗化がはかれると共に、はんだ付け作業にまつわる種々の問題点、例えば使用する回路素子のはんだ耐熱性や性能劣化が解消され、かつ構成された電子装置全体の薄型化や軽量化がはかられ、回路素子間の高密度でかつ信頼性の高い接続を可能とする効果が得られるものである。

【図面の簡単な説明】

【図1】本発明の第1の実施例における電子回路装置の断面図

【図2】本発明の第2の実施例における電子回路装置の断面図

【図3】本発明の第3の実施例における電子回路装置の断面図

【図4】本発明の第4の実施例における電子回路装置の断面図

【図5】本発明の第5の実施例における電子回路装置の断面図

【図6】本発明の第6の実施例における電子回路装置の断面図

【図7】(A)～(C)は本発明の第6の実施例における電子回路装置の製造方法を説明するための製造工程断面図

【図8】従来例による電子回路装置の断面図

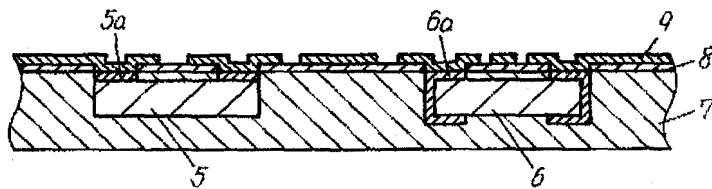
【符号の説明】

- 5、6 回路素子
- 5a、6a 回路素子の外部電極端子層
- 7 絶縁樹脂層
- 8 接着剤層
- 9 配線回路導体層
- 9a 第2配線回路導体層
- 10 層間絶縁層
- 11 導電体層
- 12 突起上導体層(外部接続端子層)
- 13 半導体ICチップ
- 14 金属細線
- 15 モールド樹脂
- 16 回路ブロック体の接着剤層
- 17 貫通穴

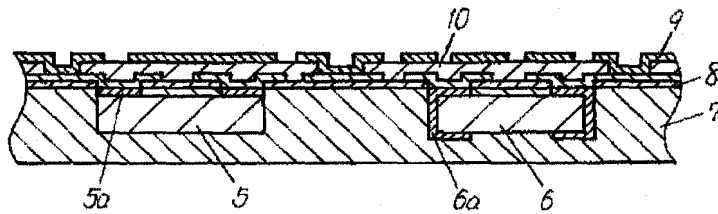
1.8 支持基板

【図1】

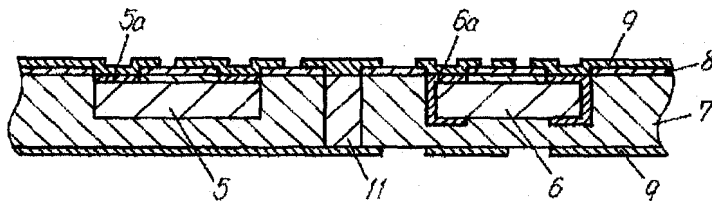
- | | | | |
|-------|--------------|---|---------|
| 5,6 | 回路素子 | 7 | 絶縁樹脂層 |
| 5a,6a | 回路素子の外部電極端子層 | 8 | 接着剤層 |
| | | 9 | 配線回路基体層 |



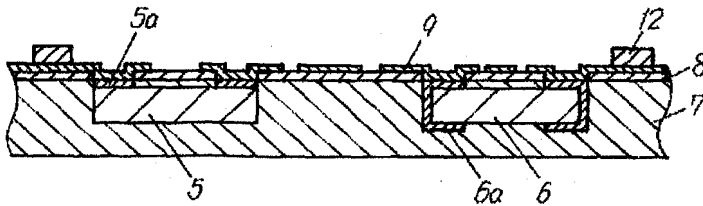
【図2】



【図3】



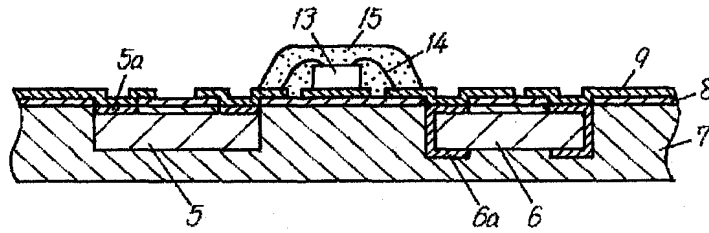
【図4】



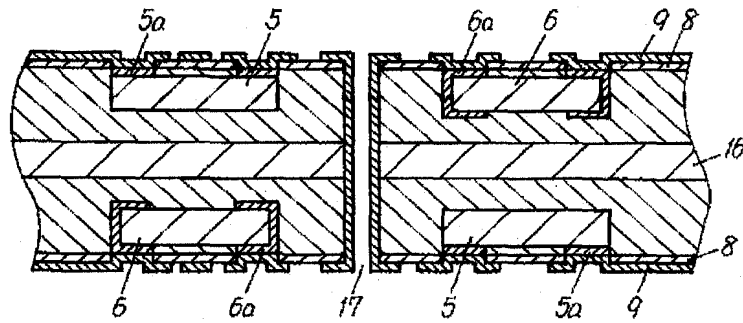
(7)

特開平4-283987

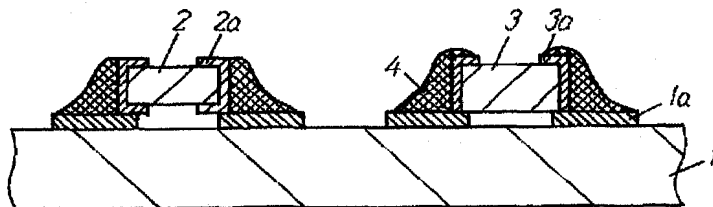
【図5】



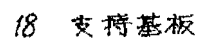
【図6】



【図8】



【图 7】



(72)発明者 小島 稟生
大阪府門真市大字門真1006番地 松下電器
産業株式会社内